

面向系统能力培养的计算机硬件课程 实验教学改革探索*

杨秦彪** 熊磊

袁春风

鲍培明

昆明学院信息工程学院, 昆明
650214南京大学计算机学院, 南京
210046南京师范大学计算机学院, 南京
210097

摘要 针对普通应用型高校学生在计算机硬件课程学习中存在的理论知识难以理解和掌握、学习兴趣低等问题, 我们在教学过程中采用了与理论教学内容相匹配的基于 RISC-V 架构的数字逻辑与计算机组成实验教学方式, 学生通过“学中做、做中学”的理论联系实践的方式去验证和理解理论知识, 再用理论知识分析和调试实验过程, 通过不断优化实验结果, 最终实现在自己设计的单周期 CPU 上运行冒泡排序等测试程序。通过分析近两年的实验教学效果可看出, 学生的学习能力、学习兴趣以及对课程内容的理解和掌握程度都有了明显的提升, 同时, 也强化了学生分析问题和解决问题的能力, 以及实践动手能力和计算机系统能力。该实验教学方案可推广到更多的普通应用型高校, 以助力计算机硬件类课程教学改革。

关键字 计算机系统能力, 计算机硬件, 实验教学, RISC-V

Experimental Teaching Reform in Computer Hardware Courses Focused on System Capability Cultivation*

Yang Qinbiao Xiong Lei

Yuan Chunfeng

Bao Peiming

School of Information Engineering,
Kunming University,
Kunming, 650214, China;
qinbiaoyang@qq.comSchool of Computer Science,
Nanjing University,
Nanjing, 210046, ChinaSchool of Computer Science,
Nanjing Normal University,
Nanjing, 210097, China

Abstract—To address issues such as difficulty in understanding and mastering theoretical knowledge and low learning interest among students in applied undergraduate institutions during computer hardware course studies, we adopted a RISC-V architecture-based digital logic and computer organization experimental teaching approach aligned with theoretical instruction. Through a "learning by doing, doing by learning" method that integrates theory with practice, students verify and comprehend theoretical concepts, then apply these theories to analyze and debug experimental processes. By continuously iterating and optimizing experimental results, they ultimately achieve the execution of test programs like bubble sort on self-designed single-cycle CPUs. Analysis of experimental teaching outcomes over the past two years demonstrates significant improvements in students' learning abilities, interest, comprehension, and mastery of course content. Additionally, it enhances their problem analysis and resolution skills, as well as practical hands-on abilities and computer system proficiency. This experimental teaching model can be extended to more applied undergraduate institutions to support the reform of computer hardware-related course instruction.

Keywords—Computer System Capability, Computer Hardware, Experimental Teaching, RISC-V

1 引言

近年来, 大数据产业和人工智能相关的技术和应用不断涌现, 而且广泛融入到各行各业的生产和生活当中, 这些都依赖于计算机产业的快速发展, 同时计算机产业也成为我国经济发展的重要支柱, 因而对高等学校计算机专业的人才培养提出了新要求。在新要

求下, 计算机人才必须具备系统能力才能更好的进行创新工作和高端工程开发, 助力国家科技进步和科技竞争力。

计算机系统能力是指能自觉运用系统观, 理解计算机系统的整体性、关联性、层次性、动态性和开放性, 并用系统化方法, 掌握计算机软硬件协同工作及相互作用的机制的能力。通过掌握软硬件接口和运行协同机理、软硬件逻辑关系和体系结构、功能设计和

***基金资助:** 本文得到昆明学院引进人才科研项目(YJL23021)及云南省智能物流装备与系统重点实验室资助。

****通讯作者:** 杨秦彪 qinbiaoyang@qq.com。

交互模式等知识内容,培养学生解决复杂工程问题的基本能力,最终实现计算机应用和创新的^[1,2]。从计算机系统能力的定义可以看到,系统能力的培养不能只重视软件或硬件的某一方面,而是必须掌握软件和硬件的逻辑关系和体系结构,才能更好的实现基于计算机的应用和创新。从工程教育的角度以及“101计划”对实践能力的要求^[3,4],通过理论课配套的实验或者实践类课程,使学生掌握计算机系统的知识点,理解硬件的设计方法和工作原理是非常有效的教学模式^[5,6]。

本文针对计算机硬件课程中的实验教学,以数字逻辑与计算机组成课程^[7]为基础,对其中的实验教学进行探索和改革。充分考虑不同层次高校学生的能力差异,以普通应用型高校的学生为教学对象,探索适合于大多数普通应用型高校的实验教学模式,让学生“学中做,做中学”,以实验的方式去验证和理解理论知识,用理论知识去分析和调试实验过程,充分提高学生的学习兴趣和学习成效,在此基础上助力普通应用型高校教学质量的提升。

2 数字逻辑与计算机组成课程的特点和内容

计算机硬件系列课程的核心理论课程包括数字逻辑电路、计算机组成原理和计算机系统结构,传统课程体系中,“数字逻辑电路”和“计算机组成原理”是两门密切相关但独立开设的课程,通常,“数字逻辑电路”是“计算机组成原理”的先导课。实际上,这两门课程涉及的内容在计算机系统层次结构中关联的抽象层是交叉重叠的,它们之间重复的知识点比较多,例如,两门课程都包含信息的二进制表示、各类功能部件的设计、基本存储元件和存储器模块等内容。数字逻辑与计算机组成课程将两门课程合并成一门课程,不仅可以用更短的学时达到更高的学习目标,还构建了“从晶体管到计算机”的完整知识链,培养学生硬件设计能力、系统思维和工程实践技能,为后续学习操作系统、体系结构等高级课程奠定坚实基础。这种整合模式尤其适合以系统能力培养为导向的计算机专业教育。

如图1所示,课程内容按“信息的二进制编码→数字逻辑电路→运算方法和运算部件→FPGA和HDL→指令系统→中央处理器”的顺序进行组织。以CPU设计为最终目标,将各部分内容融为一个整体,而不是简单的堆叠在一起。

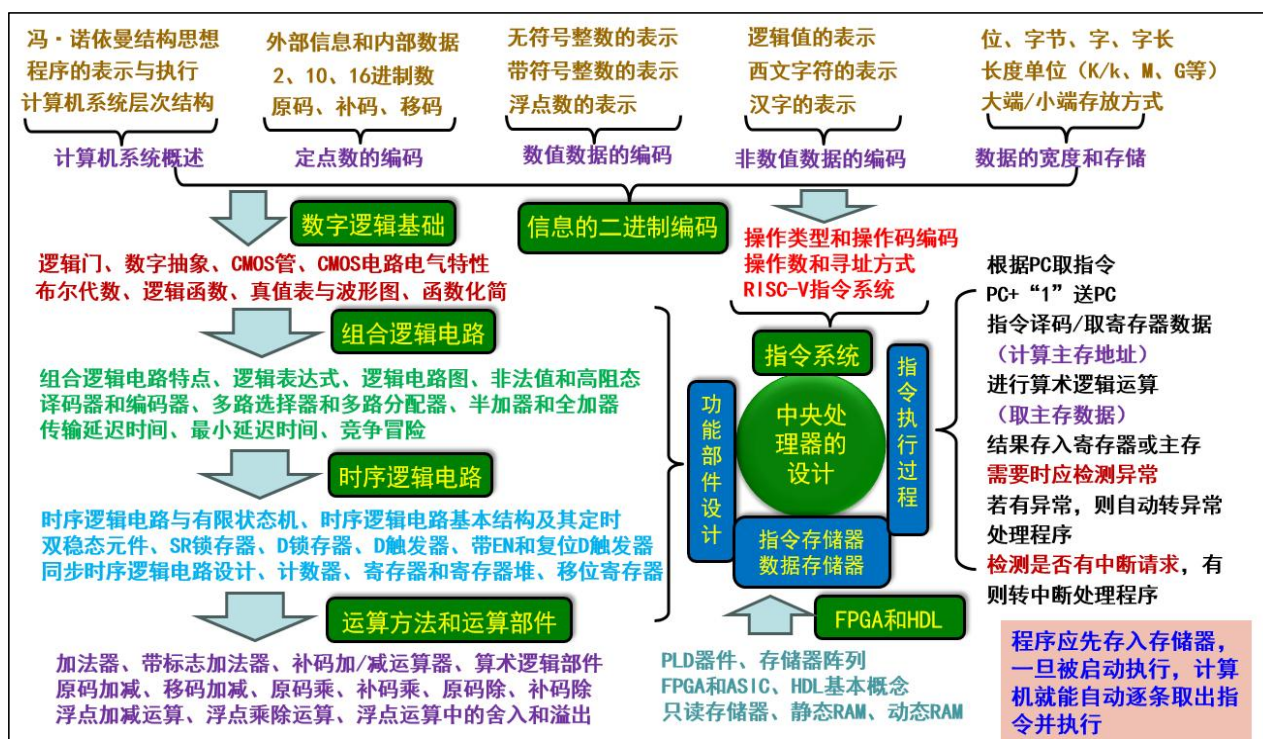


图1 数字逻辑与计算机组成课程教学内容组织

该课程通过冯·诺依曼结构的基本思想自然地引入二进制编码表示;基于二进制编码和布尔代数展开

对数字逻辑电路的介绍;基于组合逻辑电路和时序逻辑电路基础和数据的二进制编码表示,即可对计算机

系统中最基础的各类运算方法及其运算电路进行介绍,从而进一步通过硬件描述语言(HDL)进行各类功能部件的FPGA设计。同时,CPU设计必须要有一个指令集体系结构(ISA)为实现目标,因而在介绍CPU设计之前先介绍指令系统,并将完成特定功能的高级语言源程序对应的机器代码与其在CPU中的执行过程相结合,以提升学生对计算机系统工作方式的理解,从而为后续系统类课程的学习打下良好的基础,从而加强学生系统能力培养。

3 学生在硬件类课程学习中存在的问题

近年来,清华大学、北京航空航天大学等一流高校的计算机组成原理实验实践课程,通过强化实践体系让学生具备自主设计并实现一台简单计算机的能力^[8,9]。同样是实验实践课程,同样是设计实现一个简单的计算机,不同层次的高校之间也必然不能完全照搬。高层次高校的学生学习能力强,主观能动性更强,更多的毕业生是选择继续升学成为科研工作者或者进入龙头企业从事高端工程设计和软件开发,比如芯片设计、编译工具开发等。相比较而言,普通应用型高校的学生学习能力和主观能动性都相对较弱,毕业去向的主流是就业,而且多数是一些应用型或服务型的企业,在培养方向上更应注重技能实用性,凭借更务实的技能定位和行业需求匹配。

因此,针对普通应用型高校的数字逻辑电路、计算机组成原理等硬件类课程的实验教学,必须根据学校的定位和学生的特点进行设计和开展。首先,在实验工具的选择上,要简单易上手且不失先进性;其次,在实验内容的设计上要根据理论知识的重点和难点来进行设计;最后,在实验的难度上,要根据学生的能力进行调整和匹配,难度过大容易造成学生跟不上进度,疲于应付,导致教学效果不佳;太简单的话也达不到学习的要求。基于此问题和需求,本文将详细阐述针对普通应用型高校的数字逻辑与计算机组成课程实验教学改革措施。

4 硬件类课程实验教学改革措施

在数字逻辑与计算机组成课程教学过程中,我们在以下几个方面进行了实验教学改革。

4.1 采用可视化的仿真软件进行实验

首先,实验采用了图形化仿真工具Logisim^[10]。Logisim界面直观,操作简洁,通过简单的鼠标拖拽连线即可完成数字电路设计和仿真,利用子电路封装功能可以方便地构建更大规模的数字电路。在调试方面能够实现单步运行和时钟驱动连续运行,不仅方便

学生发现电路中的错误,还能让学生清楚地看到信号是如何逐级传递和进行逻辑运算而发生变化的。

4.2 构建了自底向上的一条简单而完整的实验链

本实验教学的目标是使学生夯实理论课知识,同时也要能将知识通过实验落地,以提升学生对计算机系统工作原理的理解及实践动手能力,这对于普通应用型高校学生来说是最重要的。本实验教学实施的过程就是要让学生“学中做,做中学”,在遇到不能理解的理论知识时能够通过实验的方式帮助理解,在实验过程中遇到不能理解的实验结果时能够结合理论知识进行分析理解,这样的方式不仅能提高学生的成就感,还能提高学生的学习兴趣和动力,而不是在面对一些难懂的知识点时选择死记硬背或者放弃。

本实验教学的主要内容和主要任务是要求学生最终能够设计一个支持9条RV32I指令的单周期CPU并通过测试程序的验证。单周期CPU主要由寄存器堆、算术逻辑单元(ALU)、指令存储器(IM)、数据存储器(DM)、控制器、下地址逻辑等核心功能模块组成。寄存器堆用于暂存程序执行过程中的中间数据,是现代计算机数据通路中必不可少的快速存储部件;ALU是数据通路中的核心部件,用于完成指令中所包含的各类算术和逻辑运算;DM支持按字节、按半字和按字3种不同方式的读写操作,并假设多字节数据存取时按自然边界对齐。下地址逻辑中根据分支指令执行结果计算下一条指令地址。指令存储器(IM)使用ROM实现,按字编址。

实验内容从最简单的门电路开始,层层递进,逐步形成组合逻辑电路、时序逻辑电路、运算器和存储器,最终构成CPU,并通过测试程序验证CPU的正确性。实验采用模块化设计方式,分为5个模块和1个集成式总系统,总系统即CPU加测试程序,一共6个实验。每个实验又包含多个不同功能部件的设计,其模块层次关系如图2所示,实验详细内容和要求如表1所示。

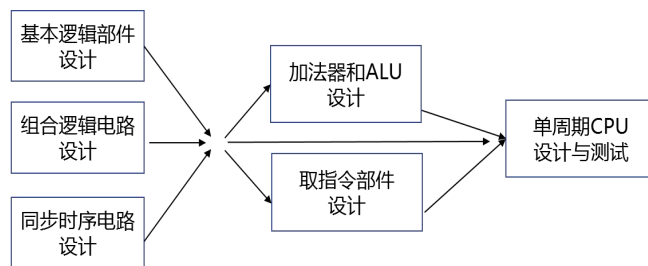


图2 各模块与CPU设计的构成关系

表 1 单周期CPU设计实验教学内容

项目名称	实验内容	对应理论教学内容
实验一 基本逻辑部件设计	基本组件的使用、电路的编辑、仿真 • 3 输入多数表决器 • 2 输入或门 • 多路选择器 • 2 路选择器构建 4 路选择器	第 3 章 组合逻辑电路 • 3.1.2 逻辑电路图 • 3.1.3 两级和多级组合逻辑电路 • 3.2.2 多路选择器和多路分配器
实验二 组合逻辑电路设计	组合逻辑电路设计 • 3-8 译码器 • 8-3 优先编码器 • 一位加法器及 4 位串行加法器 • 一位 ALU 及 4 位 ALU	第 3 章 组合逻辑电路 • 3.2.1 译码器和编码器 • 3.2.3 半加器和全加器
实验三 同步时序电路设计	同步时序电路设计 计数器 移位寄存器 寄存器堆 • 寄存器堆 Regfiles • 寄存器堆读写电路	第 4 章 时序逻辑电路 • 4.4.1 计数器 • 4.4.2 寄存器和寄存器堆 • 4.4.3 移位寄存器
实验四 加法器和 ALU 设计	32 位带标志位的行波加法器 ALU 操作控制信号生成部件-ALUctr 32 位 ALU	第 6 章 运算方法和运算部件 • 6.1.3 带标志加法器 • 6.1.4 算术逻辑部件
实验五 取指令部件设计	RAM 读写实验-数据存储器 RAM 下地址逻辑 取指令部件实验 扩展器 指令解析部件 取指令+指令解析	第 8 章 中央处理器 • 8.2.2 单周期数据通路的设计
实验六 单周期 CPU 设计与测试	数据通路 控制器 单周期 CPU	第 8 章 中央处理器 • 8.2.2 单周期数据通路的设计 • 8.2.3 控制器的设计

从表 1 中可以看到,从实验一到实验六,实验内容由简到难,层层递进,相互关联,分别是 CPU 的各个子模块,同时与理论课教学内容相对应,学生能够一边学理论知识,一边进行实验验证,通常理论课教学内容会安排在实验课教学之前,以便学生先有基本

概念和理论,然后再进行实验验证和对理论知识的理解掌握。在完成实验一到实验五的内容之后,最终在实验六中将前面各实验所得电路模块进行连接和扩展形成完整的 CPU,电路如图 3 所示。

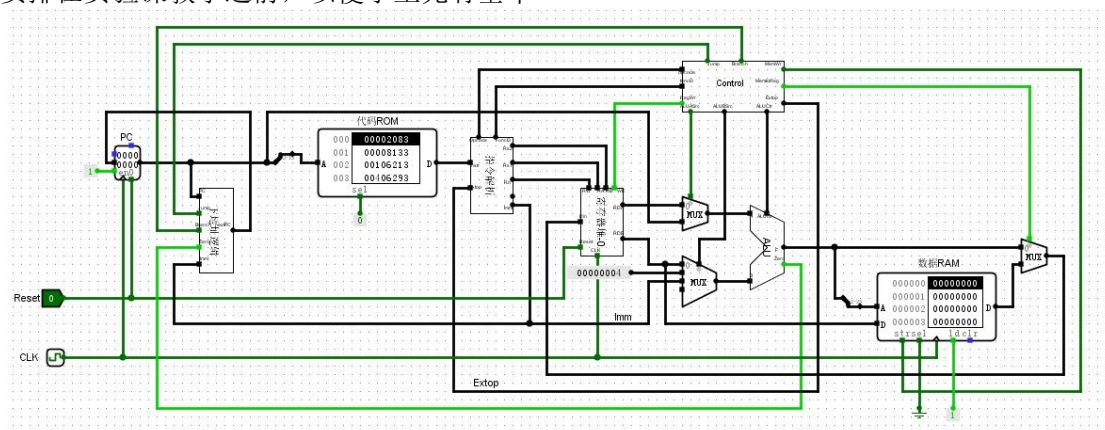


图 3 设计完成的单周期 CPU 电路

图3所示的CPU包含下地址逻辑模块,用于实现程序地址的控制;代码ROM模块,用于存储程序代码生成的机器指令;指令解析模块,即指令译码,用于识别指令功能;Control模块为控制器,用于生成与指令对应的控制信号;寄存器堆和数据RAM模块用于存储源数据和程序执行结果。该CPU支持9条RISC-V指令,分别是3条R型指令(add, slt, sltu),2条I型指令(ori, lw),1条U型指令(lui),1条S型指令(sw),1条B型指令(beq),1条J型指令(jal)。测试程序为累加和计算程序和冒泡排序程序,在实验过程中降低了实验难度,代码镜像文件和数据文件无需学生自己生成,已提前由老师准备好。学生设计完成CPU电路之后,将代码文件和数据文件分别加载到代码ROM和数据RAM中即可开始运行CPU,可以单步执行观察每一步运行结果,也可以时钟驱动连续执行观察最终结果,同时学生可以编辑修改数据文件,观察不同的执行结果,也避免所有学生都是相同的运行结果。

4.3 结合仿真实验解惑理论教学中的难点问题

本实验中每个实验模块都能够针对电路中的局部知识点,通过仿真手段动态观察其参数变化和工作状态,体现知识落地的理念。特别是某些概念很难在理论教学中通过讲授让学生理解和掌握,如组合电路中毛刺的产生原因以及时序电路中的锁存器等。

图4所示为某个逻辑表达式对应的组合逻辑电路,直接从逻辑表达式或电路并不容易看出该电路是否存在毛刺或在什么情况下会产生毛刺。

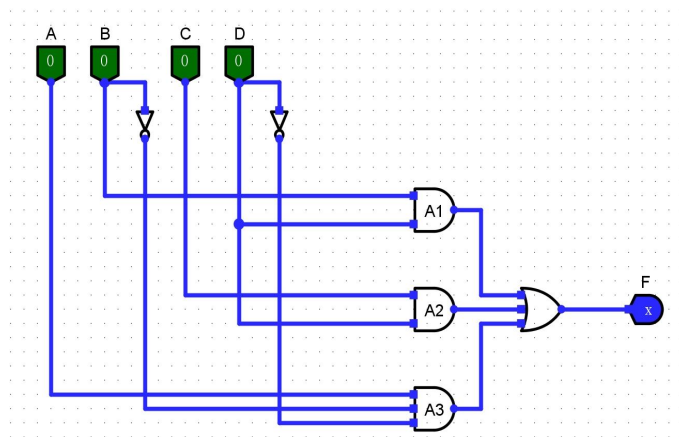
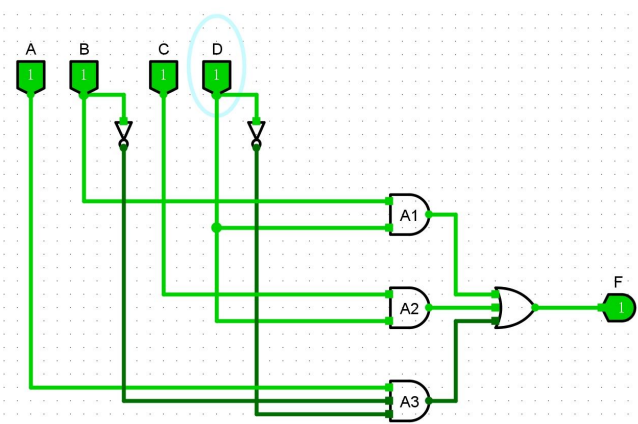
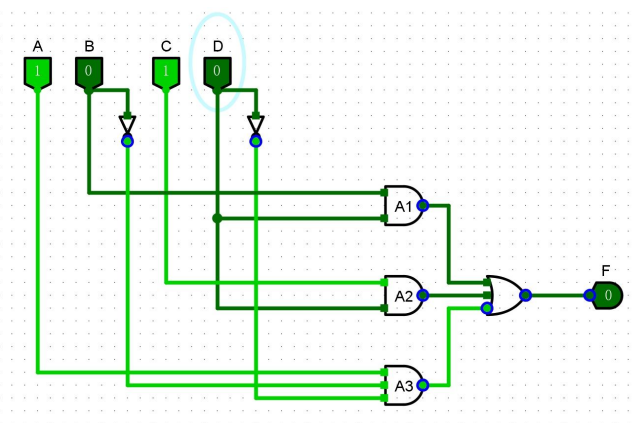


图4 毛刺实验电路-初始状态

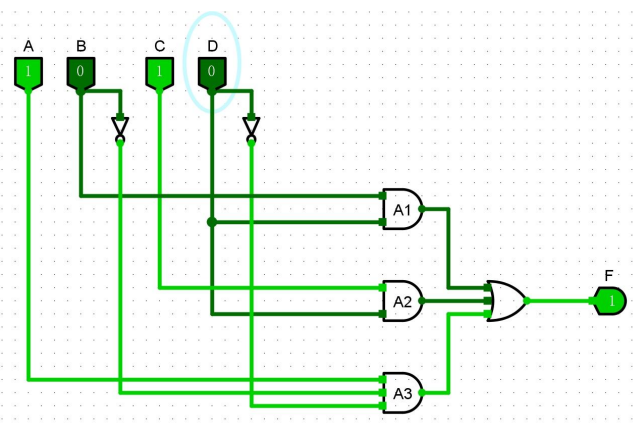
针对图4所示的毛刺实验电路,可以通过如图5所示的单步调试过程来观察电路变化状态。



(a) 4个输入全为1时,输出F为1, A3输出为0



(b) 输入BD变为00且位于单步执行中间状态,输出F为0



(c) 输入BD变为00且位于单步执行最终状态,输出F为1

图5 毛刺实验电路-单步调试过程

从图5(a)可知,当输入全为1时,输出F为1。当输入端B和D同时由1变为0时,可通过图5(b)所示的单步调试状态看到,A1、A2的输出由1变为0,并作用到了或门的输入端,此时A3的输出由0变为1,但还未作用到或门的输入端,导致或门的3个输入

信号均为 0，使输出 F 为 0。继续单步执行，此时，如图 5 (c) 所示，A3 的输出作用到了或门的输入端，使得输出 F 更新为 1。从上述过程可以看到，由于 A3 的 3 个输入信号中有两个输入信号比 A1、A2 的输入信号多了一级非门延迟，导致 A3 的输出更新晚于 A1 和 A2 的输出，从而使得输出 F 在最终稳定态 1 之前多了一个 0 状态，即毛刺。通过上述实验，不仅可以使学生很好地理解毛刺的概念，还能使学生容易地分析什么情况下会产生毛刺，从而加深对该知识点的理解。这对于复杂电路的分析和理解也是非常有效的。

表 2 为理论教学中给出的锁存器真值表，从表中可以看到，禁止输入端 SR 为 11，为什么要禁止这个输入？输入为 11 时，电路输出又是什么状态呢？对于这个问题，仅通过理论课教学，学生通常很难理解，只能死记硬背，但通过仿真实验对问题进行分析讲解，学生就很容易理解了。锁存器复位状态下的电路状态如图 6 所示。

表 2 SR 锁存器真值表

S	R	Q	$\bar{Q}$
0	0	状态不变	
0	1	0	1
1	0	1	0
1	1	禁止	

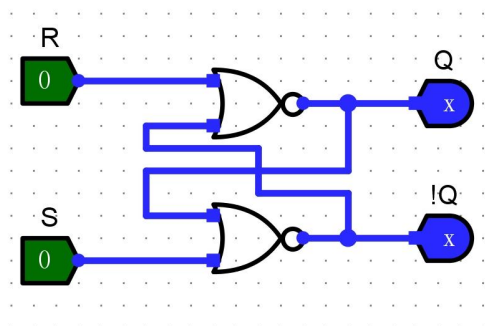
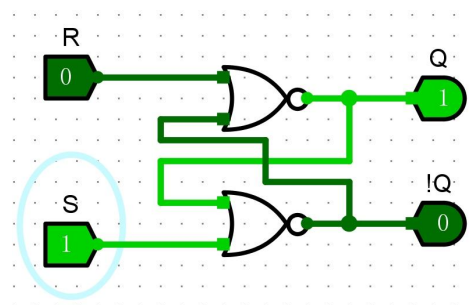


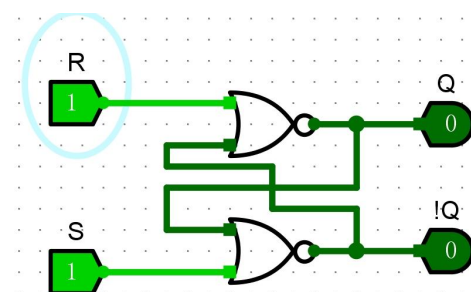
图 6 SR 锁存器电路-初始状态

在图 6 所示的初始状态下，改变输入端的信号取值并进行单步调试，其过程如图 7 所示。从图 7 (a) 可以看到，当输入 SR 为 10 时，输出正常，正确实现置位功能；继续单步执行电路，在图 7 (b) 中，输入 SR 由 10 变为 11 时，输出为 00，无法实现正常功能；此时，将输入 SR 变为 00 并继续单步执行电路，在图 7 (c) 中可以看到，输出由 00 变为 11，同样无法实现正常功能；保持输入端 00 继续执行，在图 7 (d) 中，输出又由 11 变为 00，可以看到在输入端 00 不变的情况下，输出端出现了 00 和 11 之间的震荡变化，这也

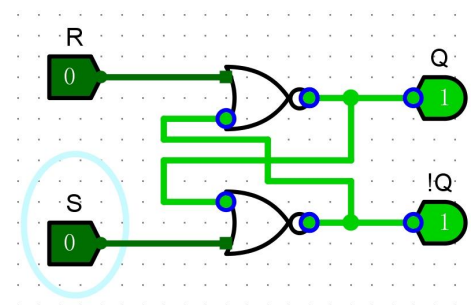
表明该电路在此情况下已经无法正常工作。如图 7 所示的电路状态变化过程能够清楚地揭示 SR 锁存器为什么要禁止输入端为 11。



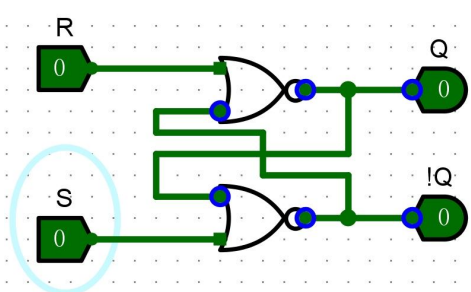
(a) SR 为 10 时的状态



(b) SR 10→11 时的状态



(c) SR 11→00 时的状态



(d) SR 11→00 且保持在 00 时的状态

图 7 SR 锁存器电路-单步调试过程

从以上两个例子可以看出，通过仿真实验的方式可以使学生很直观地看到电路在不同输入下的输出结果，从而能较容易地理解理论课讲解时很难懂的概念和知识点。

4.4 基于现场演示验收和突出过程性考核的实验考核方式

实验考核主要包括实验验收和实验报告评阅两方面，每个实验均需要实验验收和实验报告。实验验收为现场演示验收，要求同学亲自操作 CPU 的运行和结果观察并讲解过程原理，老师可随时提问或要求学生修改数据重新运行并解释运行结果，以学生的回答和讲解给学生打分。考察同学对电路工作原理的掌握程度，并验收所设计电路的功能和验收操作执行过程的正确性。不能运行或运行结果异常的，学生需要再次修改电路，并重新测试功能和验证结果。最终根据实验报告的完整性和规范性要求，对学生提交的实验报告进行评阅。

实验成绩评定将根据现场验收时学生的最终实验结果以及学生讲解的实验设计思路、实验过程中遇到的问题及其解决方法与实验报告评阅成绩进行综合打分。实验课程总评成绩由平时成绩和期末成绩加权构成，分别占总评成绩的 60%、40%，平时成绩占比较大，以充分突出过程性考核。前 5 个实验成绩作为平时成绩，每个实验各占平时成绩的 20%；单周期 CPU 实验成绩作为期末成绩。

5 实验教学效果分析

按照以上的实验教学设计方案，已从 2024 年 9 月开始在我校 22 级计科专业进行试点改革，初步的教学效果如表 2 所示。

表 2 实验教学效果对比

	平均分	标准差	最高分	最低分
1 班 (有实验教学)	77.2	11.4	94	51
2 班 (无实验教学)	71.3	16.8	93	53

1 班开展了实验教学，2 班未开展，从表 2 可以看到 1 班学生的理论课成绩明显有提高，1 班的平均成绩和标准差都比 2 班有明显提升，说明实验教学使得多数同学对理论知识的理解和掌握更好，整体上提升了学生的成绩和能力。

与此同时，1 班学生反馈经过实验教学过程，对自己理论课程的学习兴趣和学习动力也有帮助和提升。顾某某同学对实验课的反馈：“让我对理论教学的内容更加了解，跟其他课程相比，本门学科的实验课加深了我对理论知识的理解，我挺喜欢实验课的，它让我能更直观的了解理论知识的原理。”张某某同学对实验课的反馈：“本来难以掌握的理论知识，自己亲手做完实验就理解了。课余时间我经常在电脑上操作实验课的内容，让我喜欢上了这门课。”王某某同学对实验课的反馈：“实验教学难度适中，容易完成

也留有思考空间，可以很好的与理论课讲到的原理部分结合思考。老师设计的实验和讲解切实考虑到了我们学生的学习能力与基础，学习起来很快，不会让我有太难而想放弃的想法。”

鉴于以上教学效果，目前正在开展 23 级计科专业 1 班的理论教学和实验教学，同时 24 级计科专业的 2 个班的教学计划也已确定继续按本实验教学以及对应的理论教学进行，将在 2025 年 9 月开始上课。

6 总结

本实验教学改革针对计算机系统能力培养中的硬件类课程，以数字逻辑与计算机组成课程为例，充分考虑大多数普通应用型高校的学生基础和学习能力，开展实验教学设计，其目标是提升学生的计算机系统能力，提升学生的学习兴趣和学习动力。实验设计贯彻“学中做，做中学”的理念，以 CPU 设计为最终任务设计各个实验模块，各实验内容考虑多数同学能力的同时还可兼顾能力强的少数同学加大难度和深度。截止目前，该实验教学方案已在我校计科专业进行了近 2 年的使用并且在提升学生能力和学习兴趣方面都取得了较好的效果，后续还将继续以该方案进行教学并考虑推广到相关专业。未来希望本文的实验教学改革思路和方案能够适用和推广到更多的高校，培养更多优秀的计算机专业人才，为我国的计算机产业发展贡献一份力量。

参考文献

- [1] 郑纬民. 计算机专业大学生的系统能力培养[J]. 中国大学教学, 2021(5): 19-23
- [2] 何施茗, 曹嵘晖, 徐梓桑, 等. 长沙理工大学对面向系统能力培养实践课程体系的改革和成效综述[J]. 计算机技术与教育学报, 2025, 13(01): 71-75
- [3] 郭耀, 朱丽洁, 胡振江. “101 计划”: 课堂提升驱动的计算机领域专业核心课程建设[J]. 计算机教育, 2023(11): 4-8
- [4] 李晓明. 我对“101 计划”的认识与期待——一个以改进为宗旨的实验性项目[J]. 中国大学教学, 2022, (08): 4-6+73
- [5] 陆游游, 陈康, 李山山, 等. 计算机组成原理课程建设[J]. 计算机教育, 2024(5): 20-24
- [6] 刘晓颖, 张策, 李剑雄, 等. 基于华为云的“计算机组成原理”新形态实验教学改革[J]. 计算机技术与教育学报, 2025, 13(03): 30-35
- [7] 袁春风, 武港山, 吴海军, 等. 数字逻辑与计算机组成[M]. 北京: 机械工业出版社, 2020
- [8] 万寒, 高小鹏. 面向系统能力培养的计算机组成实践教学体系建设[J]. 计算机教育, 2025(5): 15-18
- [9] 凌纯清, 邝继顺, 徐成, 等. 基于问题导向的数字电路与逻辑设计课程教学改革[J]. 计算机技术与教育学报, 2023, 11(02): 34-38
- [10] 王伟征, 潘显民. 数字电路实验教学改革的探索与实践[J]. 计算机教育, 2024, (06): 162-166